

# オーバーサンプル D/A 変換器のサンプル値 $H^\infty$ 設計

永原 正章\*・山本 裕\*・藤岡 久也\*

Sampled-Data  $H^\infty$  Design of Oversampling D/A Converter

Masaaki NAGAHARA\*, Yutaka YAMAMOTO\* and Hisaya FUJIOKA\*

A design procedure for oversampling D/A converters is developed based on sampled-data control theory. The procedure provides an oversampling D/A converter which minimizes the  $L^2$ -induced norm of the error system between the D/A converter and a time-delay. In spite of the multirate and delay elements, the design problem is reduced to a finite-dimensional discrete-time problem using the FSFH (fast-sample and fast-hold) approximation. A state space formula of the reduced discrete-time system is also derived. Numerical examples are presented to illustrate the effectiveness of proposed methods.

**Key Words:** digital signal processing, multirate system, sampled-data control

## 1. はじめに

オーバーサンプル D/A 変換器は、デジタル信号をより速いサンプル周期のデジタル信号に変換した後、ホールド回路によりアナログ信号に変換するシステムである。速いサンプル周期のホールド回路を用いることができ、元信号をより正確に復元することが可能である<sup>7)</sup>。

従来、オーバーサンプル D/A 変換器におけるデジタルフィルタは離散時間領域での特性に基づいて設計されている。離散時間システムとして見れば、アップサンプルによるイメージング成分を除去し完全な信号復元を達成するデジタルフィルタは理想ローパスフィルタであり、それを近似する FIR 型もしくは IIR 型デジタルフィルタを構成するのが従来の設計法である<sup>2)</sup>。

従来の手法では、標本化される連続時間信号は完全に帯域制限されていると仮定しているが、現実にはその仮定は成立しない。すなわちサンプリングによるエイリアシングの影響は無視できず、より良い信号復元性を得るためには、信号処理系を離散時間信号と連続時間信号が混在するサンプル値系として捉え、サンプル点間の応答をも考慮したフィルタ設計を行なう必要がある。

近年、サンプル値制御理論をデジタルフィルタ設計に応用する研究が行なわれている<sup>4), 6), 8)</sup>。特に文献<sup>4)</sup>ではオーバーサンプル D/A 変換器における FIR 型デジタルフィルタのサンプル値  $H^\infty$  設計が示されている。

本稿ではオーバーサンプル D/A 変換器における IIR 型デジタルフィルタのサンプル値  $H^\infty$  設計法を提案する。IIR 型フィルタを用いれば FIR 型フィルタに比べ低い次数

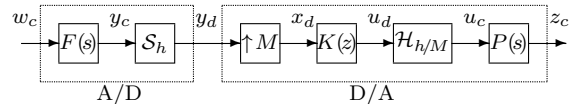


Fig. 1 Oversampling D/A converter

で同程度の性能を得ることができる。最後に数値例を示し、提案手法の有効性を示す。

## 2. 問題設定

オーバーサンプル D/A 変換器による信号復元系のブロック線図を Fig. 1 に示す。Fig. 1 において信号  $w_c$  は処理すべき連続時間信号であり、 $F(s)$  はアンチエイリアシングフィルタである。信号  $w_c$  はフィルタ  $F(s)$  で帯域制限された後、サンプラ  $S_h$  によってサンプル周期  $h$  の離散時間信号  $y_d$  となる。

オーバーサンプル D/A 変換器では、まず  $y_d$  をアップサンプラ  $\uparrow M$  によりサンプル周期  $h/M$  の離散時間信号  $x_d$  に変換する。ここでアップサンプラ  $\uparrow M$  は次式で定義される。

$$\uparrow M : y_d \mapsto x_d : x_d[k] = \begin{cases} y_d[l], & k = Ml, l = 0, 1, \dots \\ 0, & \text{otherwise} \end{cases}$$

信号  $x_d$  はデジタルフィルタ  $K(z)$  によって処理され、周期  $h/M$  で動作する 0 次ホールド  $\mathcal{H}_{h/M}$  によって連続時間信号  $u_c$  に変換される。そして  $u_c$  をアナログフィルタ  $P(s)$  によって平滑化し復元信号  $z_c$  を得る。

D/A 変換器による信号復元にはある程度の時間遅れが許容される。時間遅れを考慮した D/A 変換器による信号復元の誤差系のブロック線図を Fig. 2 に示す。Fig. 2 において上側のパスが時間遅れを、下側のパスがサンプラおよびオーバー

\* 京都大学情報学研究科

\* Graduate School of Informatics, Kyoto University, Kyoto

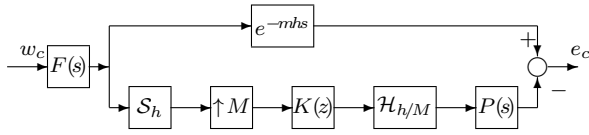


Fig. 2 Signal reconstruction error system

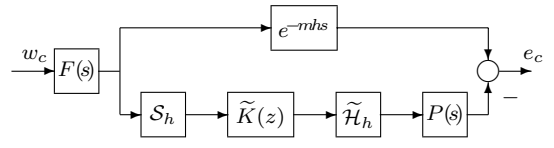


Fig. 3 Single-rate reduction

サンプル D/A 変換器をあらわす．本稿では次の設計問題を考える．ただし D/A 変換器の出力と， $F(s)$  の出力信号  $u_c$  が  $mh$  だけ遅れた信号との誤差を  $e_c(t) := z_c(t) - u_c(t - mh)$  とおく．

[問題 1] 安定な連続時間フィルタ  $F(s)$  と  $P(s)$  が与えられたとする．連続時間信号  $w_c$  から  $e_c$  へのシステムを  $T_{ew}$  とおく．このとき，与えられた  $\gamma > 0$  に対し

$$\|T_{ew}\| := \sup_{w_c \in L^2[0, \infty)} \frac{\|T_{ew}w_c\|_2}{\|w_c\|_2} < \gamma \quad (1)$$

を満たす IIR 型フィルタ  $K(z)$  を求めよ．

### 3. 離散時間有限次元系への変換

#### 3.1 単一レート系への変換

まず離散時間リフティングを用いて系を単一レート系に変換する<sup>8)</sup>．ここで離散時間リフティング  $\mathbf{L}_M$  および逆リフティング  $\mathbf{L}_M^{-1}$  は次式で定義される．

$$\mathbf{L}_M := (\downarrow M) \begin{bmatrix} 1 \\ z \\ \vdots \\ z^{M-1} \end{bmatrix}$$

$$\mathbf{L}_M^{-1} := \begin{bmatrix} 1 & z^{-1} & \dots & z^{-M+1} \end{bmatrix} (\uparrow M)$$

ただし  $\downarrow M$  はダウンサンプラであり次式で定義される．

$$\downarrow M : x_d \mapsto y_d : y_d[k] = x_d[Mk]$$

離散時間リフティングを用いて  $K(z)(\uparrow M)$  を変換する．

$$K(z)(\uparrow M) = \mathbf{L}_M^{-1} \tilde{K}(z)$$

$$\tilde{K}(z) := \mathbf{L}_M K(z) \mathbf{L}_M^{-1} \begin{bmatrix} 1 \\ 0 \\ \vdots \\ 0 \end{bmatrix}$$

ここで  $\tilde{K}(z)$  は 1 入力  $M$  出力の LTI システムであり， $K(z)$  との関係は次式で与えられる．

$$K(z) = \begin{bmatrix} 1 & z^{-1} & \dots & z^{-M+1} \end{bmatrix} \tilde{K}(z^M)$$

次に一般化ホールド  $\tilde{\mathcal{H}}_h$  を導入する．

$$\tilde{\mathcal{H}}_h : l^2 \ni v \mapsto u \in L^2, \quad u(kh + \theta) = \mathbf{H}(\theta)v[k] \\ \theta \in [0, h), \quad k = 0, 1, 2, \dots$$

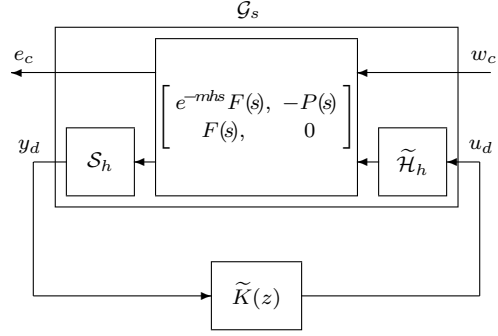


Fig. 4 Sampled-data control system

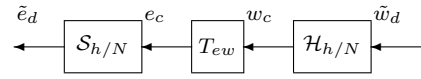


Fig. 5 Fast discretization

$$\mathbf{H}(\theta) := \begin{cases} \begin{bmatrix} 1 & 0 & 0 & \dots & 0 \end{bmatrix}, & \theta \in [0, h/M) \\ \begin{bmatrix} 0 & 1 & 0 & \dots & 0 \end{bmatrix}, & \theta \in [h/M, 2h/M) \\ \dots & \dots \\ \begin{bmatrix} 0 & 0 & \dots & 0 & 1 \end{bmatrix}, & \theta \in [(M-1)h/M, h) \end{cases}$$

このとき次の等式が成り立つ．

$$\mathcal{H}_{h/M} \mathbf{L}_M^{-1} = \tilde{\mathcal{H}}_h$$

まとめると

$$\mathcal{H}_{h/M} K(z)(\uparrow M) S_h = \tilde{\mathcal{H}}_h \tilde{K}(z) S_h$$

が成立し，Fig. 2 のマルチレート系は Fig. 3 の単一レート系に等価変換される．

#### 3.2 FFSFH を用いた近似設計法

Fig. 3 を変形し Fig. 4 を得る．Fig. 4 のサンプル値制御系設計に本稿では FFSFH (ファーストサンプル・ファーストホールド) 手法<sup>5), 9)</sup> を用いる．FFSFH 手法はサンプル値系の性能を近似的に評価する手法の一つである．これは  $h$  周期のサンプル値系の連続時間入出力を  $h/N$  ( $N$  は自然数) 周期で動作するサンプラとホールドによって離散化し，十分大きな  $N$  に対する離散時間信号で連続時間信号を近似する方法である (Fig. 5) ．

FFSFH 手法を用いて Fig. 4 のサンプル値系の近似離散時間系は次式で与えられる．ただし FFSFH において  $N = Ml$  ( $l$ : 自然数) とした．

$$G_{dN}(z) := \begin{bmatrix} A_d & B_{N1} & B_{N2} \\ C_{N1} & D_{N11} & D_{N12} \\ C_{e2} & 0 & 0 \end{bmatrix}$$

$$A_d := e^{A_c h}, \quad A_f := e^{A_c h/N}$$

$$B_{2d} := \int_0^h e^{A_c t} B_{c2} dt$$

$$[B_{1f} \ B_{2f}] := \int_0^{h/N} e^{A_c t} [B_{c1} \ B_{c2}] dt$$

$$B_{N1} = [A_f^{N-1} B_{1f} \ A_f^{N-2} B_{1f} \ \cdots \ B_{1f}]$$

$$B_{N2} = \sum_{i=1}^l [A_f^{N-i} B_{2f} \ A_f^{N-l-i} B_{2f} \ \cdots \ A_f^{N-(M-1)l-i} B_{2f}]$$

$$C_{N1} = \begin{bmatrix} C_{c1} \\ C_{c1} A_f \\ \vdots \\ C_{c1} A_f^{N-1} \end{bmatrix}$$

$$D_{N11} = \begin{bmatrix} 0 & 0 & \cdots & 0 \\ C_{c1} B_{1f} & 0 & \cdots & 0 \\ C_{c1} A_f B_{1f} & C_{c1} B_{1f} & \cdots & 0 \\ \cdots & \cdots & \cdots & \cdots \\ C_{c1} A_f^{N-2} B_{1f} & C_{c1} A_f^{N-3} B_{1f} & \cdots & 0 \end{bmatrix}$$

$$D_{N12} = \begin{bmatrix} D_{c12} & 0 & \cdots & 0 \\ C_{c1} B_{2f} & D_{c12} & \cdots & 0 \\ C_{c1} A_f B_{2f} & C_{c1} B_{2f} & \cdots & 0 \\ \cdots & \cdots & \cdots & \cdots \\ C_{c1} A_f^{N-2} B_{2f} & C_{c1} A_f^{N-3} B_{2f} & \cdots & D_{c12} \end{bmatrix} \mathcal{I}$$

$$\mathcal{I} := \text{diag} \{I_l\} \in \mathcal{R}^{N \times M}, \quad I_l := [1, 1, \dots, 1]^T \in \mathcal{R}^l$$

$$\begin{bmatrix} F(s) & -P(s) \\ F(s) & 0 \end{bmatrix} =: \begin{bmatrix} A_c & B_{c1} & B_{c2} \\ C_{c1} & 0 & D_{c12} \\ C_{c2} & 0 & 0 \end{bmatrix}$$

近似離散時間系  $G_{dN}$  を用いて (1) 式は

$$\|z^{-m} G_{dN11}(z) + G_{dN12}(z) \tilde{K}(z) G_{dN21}(z)\|_\infty < \gamma$$

で近似され, [問題 1] は近似的に有限次元離散時間系の問題に帰着される. ただし

$$\begin{bmatrix} G_{dN11}(z) & G_{dN12}(z) \\ G_{dN21}(z) & 0 \end{bmatrix} := G_{dN}(z)$$

である.

対応する離散時間  $H^\infty$  設計のブロック線図を Fig. 6 に示す.

(注意 1) 条件  $\|D_{11}\| < \gamma$  のもとで Fig. 4 のサンプル値系と  $H^\infty$  ノルム上界等価な離散時間系を計算する方法が提案されている<sup>3)</sup> が, 通常のサンプル値  $H^\infty$  制御問題とは異なる.

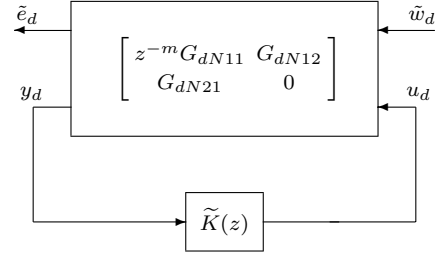


Fig. 6 Discrete time system via FSFH

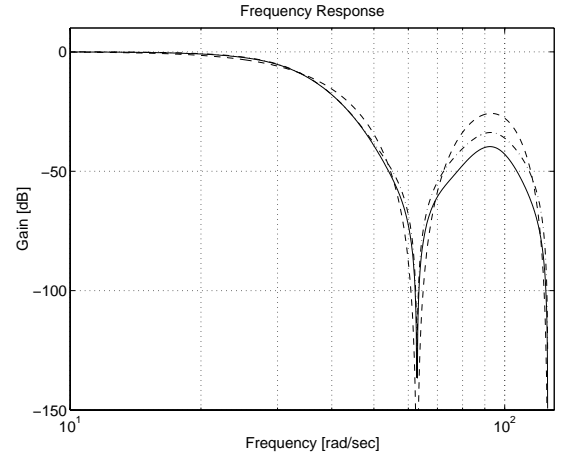


Fig. 7 Gain frequency response of filter:  $K_{SD}(z)$  (solid),  $K_{DT}(z)$  (dash-dot) and  $K_L(z)$  (dash)

り  $\|D_{11}\| < \gamma$  は (1) において強い仮定である. ただし

$$D_{11}: L^2[0, h] \rightarrow L^2[0, h]$$

$$: w_k \mapsto \int_0^\theta C_F e^{A_F(\theta-\tau)} B_F w_k(\tau) d\tau$$

であり,  $(A_F, B_F, C_F)$  は  $F(s)$  の実現である.

#### 4. 設計例

本節では, 前節の結果を用いてオーバーサンプル D/A 変換器におけるデジタルフィルタのサンプル値  $H^\infty$  設計を行ない, 従来法による Lagrange 補間フィルタ<sup>2)</sup>, 離散時間  $H^\infty$  設計による FIR 型および IIR 型フィルタ, サンプル値  $H^\infty$  設計による FIR 型フィルタ<sup>4)</sup> と比較する.

例題に用いたパラメータは以下の通りである: サンプル周期  $h = 0.1$ , 遅れのステップ  $m = 2$ , オーバーサンプル D/A 変換器の分割数  $M = 4$ ,

$$F(s) = \frac{1}{(10s+1)^2}, \quad P(s) = 1$$

FSFH の分割数  $N = M \times 4 = 16$ .

サンプル値  $H^\infty$  設計によって得られた IIR 型デジタルフィルタ  $K_{SD}(z)$ , 離散時間  $H^\infty$  設計によるデジタルフィルタ  $K_{DT}(z)$ , および従来法による Lagrange 補間 FIR 型フィルタ  $K_L(z)$  の周波数応答を Fig. 7 に示す. ただしそれぞれのゲインを  $1/M$  倍している.

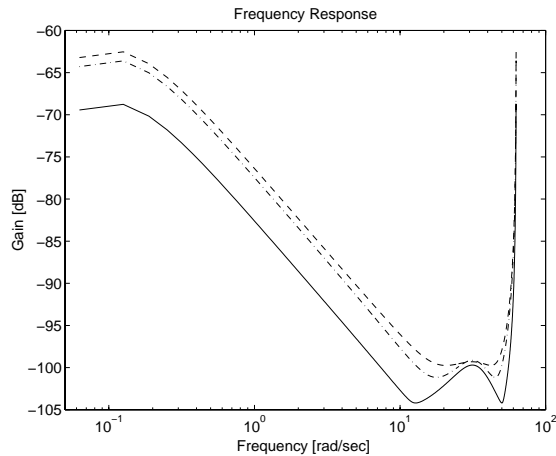


Fig. 8 Gain frequency response of  $T_{ew}$  with  $K_{SD}(z)$  (solid),  $K_{DT}(z)$  (dash-dot) and  $K_L(z)$  (dash)

Table 1 Orders of designed filters and  $\|T_{ew}\|$

Filter	Order	$\ T_{ew}\ $
sampled data $H^\infty$ IIR	15	$3.8 \times 10^{-4}$
sampled data $H^\infty$ FIR	19	$3.8 \times 10^{-4}$
discrete time $H^\infty$ IIR	15	$6.9 \times 10^{-4}$
discrete time $H^\infty$ FIR	19	$6.9 \times 10^{-4}$
Lagrange filter	14	$7.7 \times 10^{-4}$

Table 2 Upsampling factor  $M$  and  $\|T_{ew}\|$

$M$	$\ T_{ew}\ $
1	$1.4 \times 10^{-3}$
2	$7.4 \times 10^{-4}$
4	$3.8 \times 10^{-4}$
6	$2.5 \times 10^{-4}$
8	$1.9 \times 10^{-4}$

それぞれのフィルタに対する誤差系の周波数応答ゲインを Fig. 8 に示す．それぞれのフィルタの次数と  $\|T_{ew}\|$  の最適値を Table 1 に示す．サンプル値設計の有効性，および IIR 型フィルタを用いれば FIR 型よりも低い次数で同等の性能が得られることが確認できる．

次に分割数  $M$  を変化させたときの  $\|T_{ew}\|$  の最適値を Table 2 に示す．これより分割数  $M$  が大きいほど信号復元の精度がサンプル値系の  $H^\infty$  ノルムの意味で上がることがわかる．

分割数  $M = 4$  としたフィルタ  $K_{SD}$  を用いて，Fig. 1 において  $w_c(t) = \sin 0.1t$  としたときの時間応答  $z_c(t)$  と  $u_c(t - mh)$  Figs. 9, 10 に示す．サンプル値設計で得られたフィルタによって信号  $u_c$  が精密に復元されていることが確認できる．

## 5. おわりに

本稿ではオーバーサンプル D/A 変換器におけるデジタルフィルタ設計問題をサンプル値  $H^\infty$  設計問題として定式化し，FSFH の手法を用いた具体的な計算公式を与えた．

例題を通して，従来法と比較し提案手法の有効性を示した．

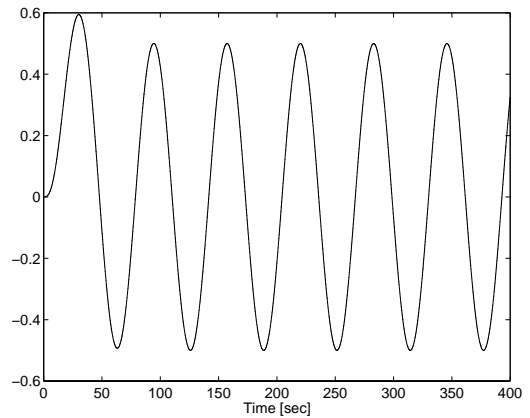


Fig. 9 Time response of  $z_c(t)$

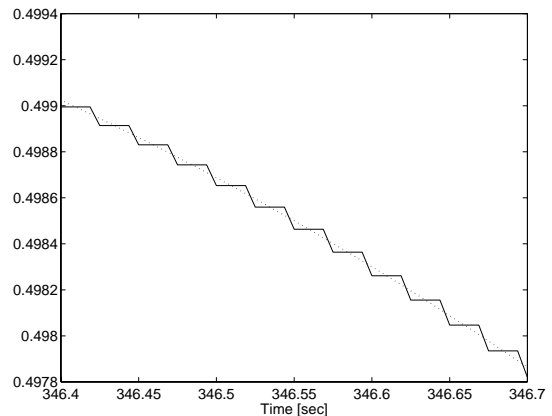


Fig. 10 SD design:  $z_c(t)$ (solid) and  $u_c(t - mh)$  (dot)

## 参考文献

- 1) T. Chen and B. A. Francis: *Optimal Sampled-Data Control Systems*, Springer (1995)
- 2) N. J. Fliege: *Multirate Digital Signal Processing*, Wiley (1994)
- 3) 藤岡, 白井, 山本: マルチレートフィルタバンクのサンプル値  $H^\infty$  設計 —  $M$  チャンネルの場合 —, 第 27 回制御理論シンポジウム (1998)
- 4) 石井, 山本: マルチレート D/A 変換器のサンプル値  $H^\infty, H^2/H^\infty$  設計, システム制御情報学会論文誌, Vol.11, No.10, pp.585–592 (1998)
- 5) J. P. Keller and B. D. O. Anderson: A new approach to the discretization of continuous-time controllers, IEEE Trans. on Automatic Control, Vol.37, No.2, pp.214–223 (1992)
- 6) P. P. Khargonekar and Y. Yamamoto: Delayed signal reconstruction using sampled-data control, *Proc. of 35th Conf. on Decision and Control*, pp.1259–1263 (1996)
- 7) 貴家: マルチレート信号処理, 昭晃堂 (1995)
- 8) Y. Yamamoto, H. Fujioka and P. P. Khargonekar: Signal reconstruction via sampled-data control with multirate filter banks, *Proc. of 36th Conf. on Decision and Control*, pp.3395–3400 (1997)
- 9) Y. Yamamoto, A. G. Madievski and B. D. O. Anderson: Computation and convergence of frequency response via fast sampling for sampled-data control systems, *Proc. of 36th Conf. on Decision and Control*, pp.2157–2162 (1997)